

次期 γ 線衛星GLAST用シリコン・ストリップ検出器の性能評価と品質管理

吉田勝一、大杉節、深沢泰司(広大理)

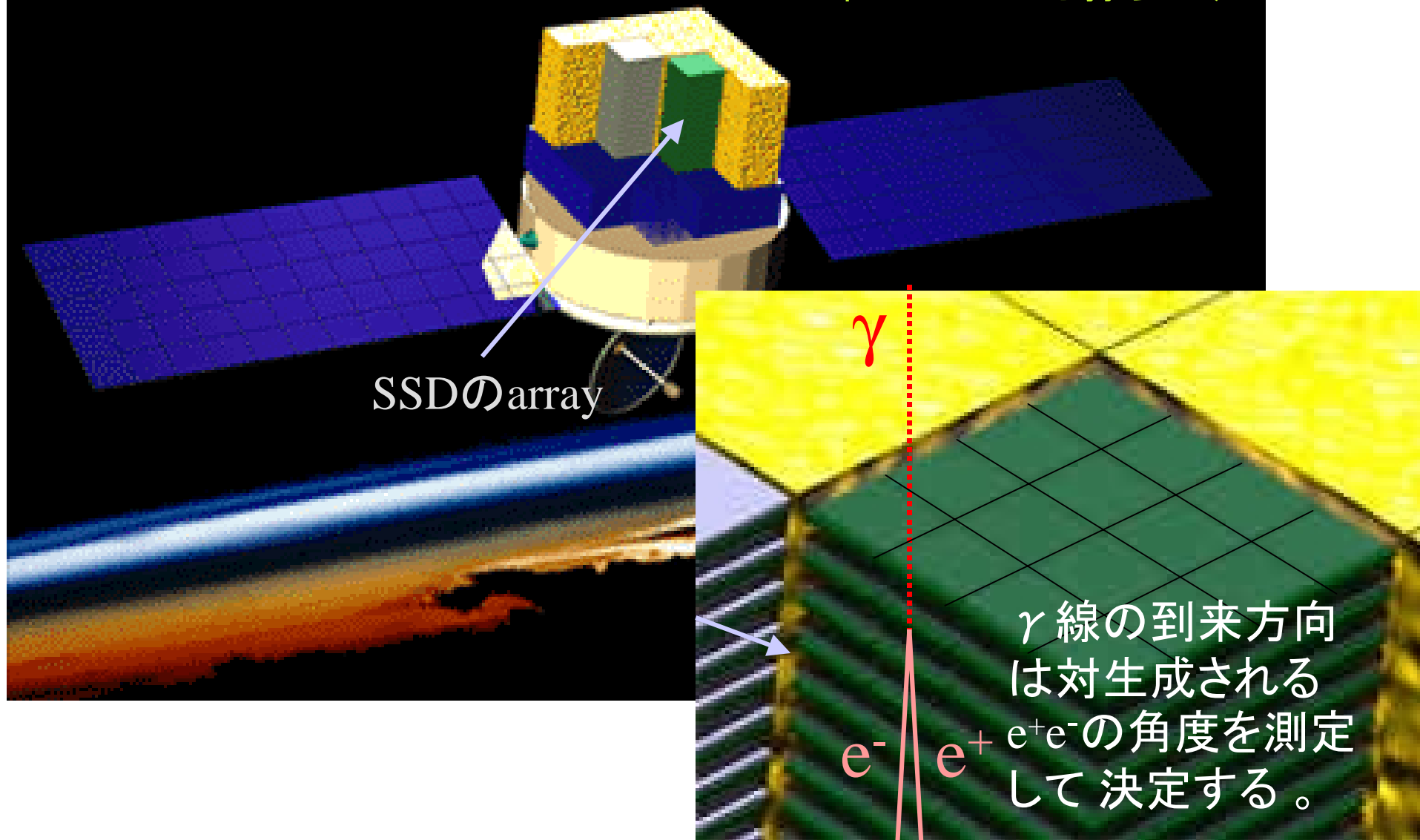
H. W. Sadrozinski (UCSC)

山村和久、里健一(浜松ホトニクス)

- (1) GLAST用シリコン・ストリップ検出器(SSD)の基本性能(全空乏化電圧、暗電流等)
- (2) 品質管理のための γ 線照射テストについて
- (3) 放射線損傷に強いSSDの開発について(表面損傷の軽減)

GLAST (Gamma-ray Large Area Space Telescope)

日米仏伊の国際協力により
2006年にNASAから打ち上げ

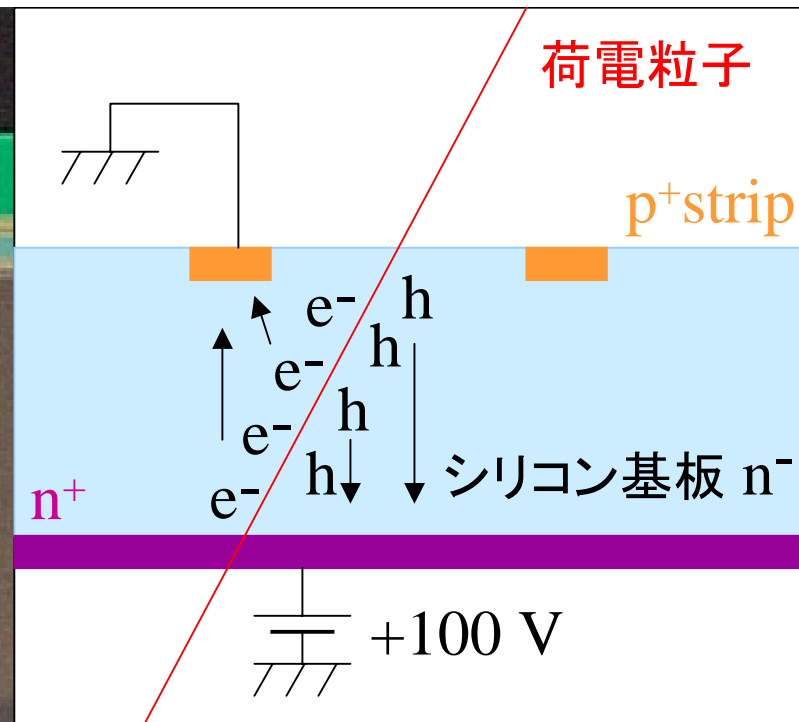


FM用SSD

8.95cm

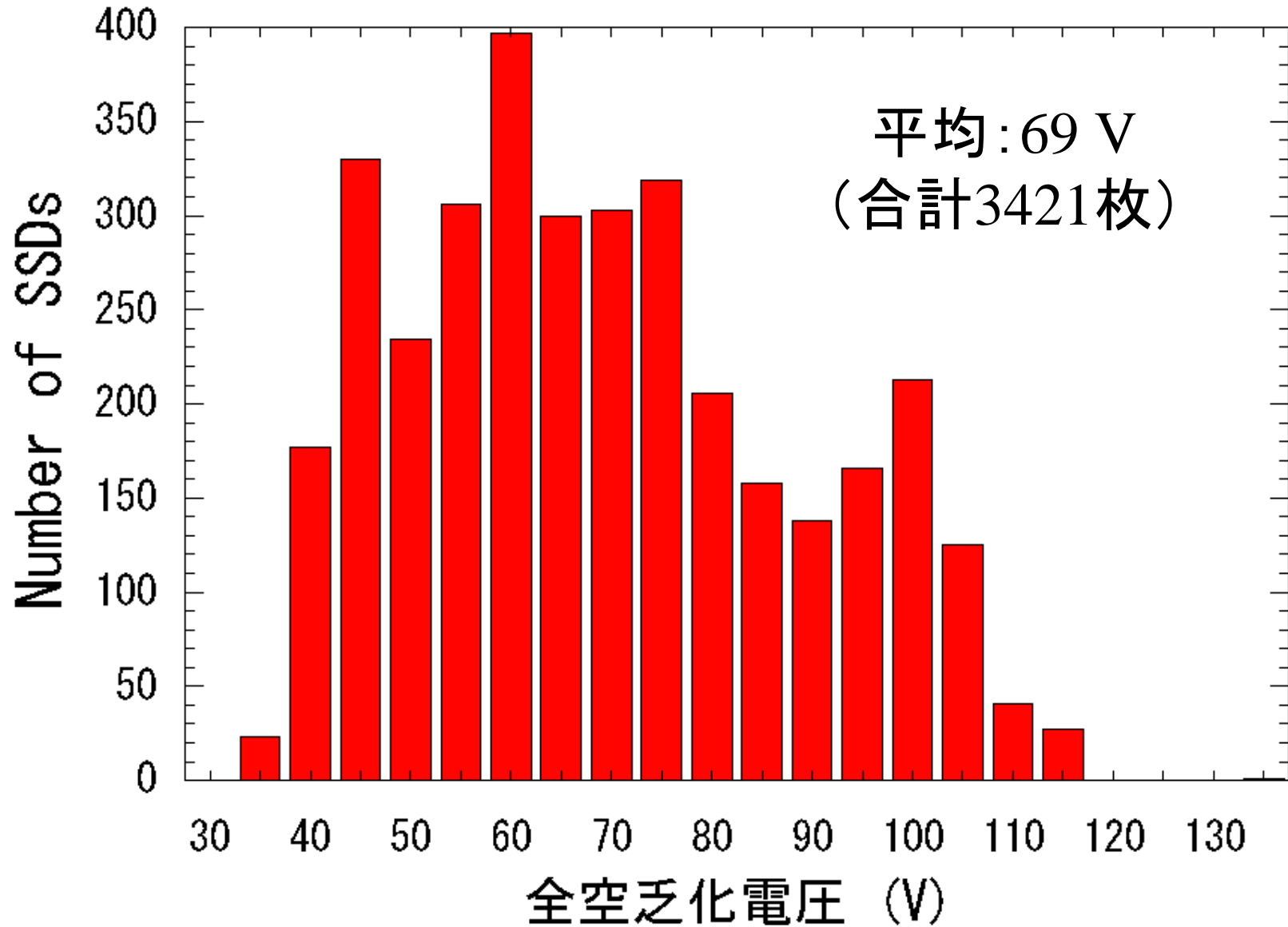
断面図

8.95cm

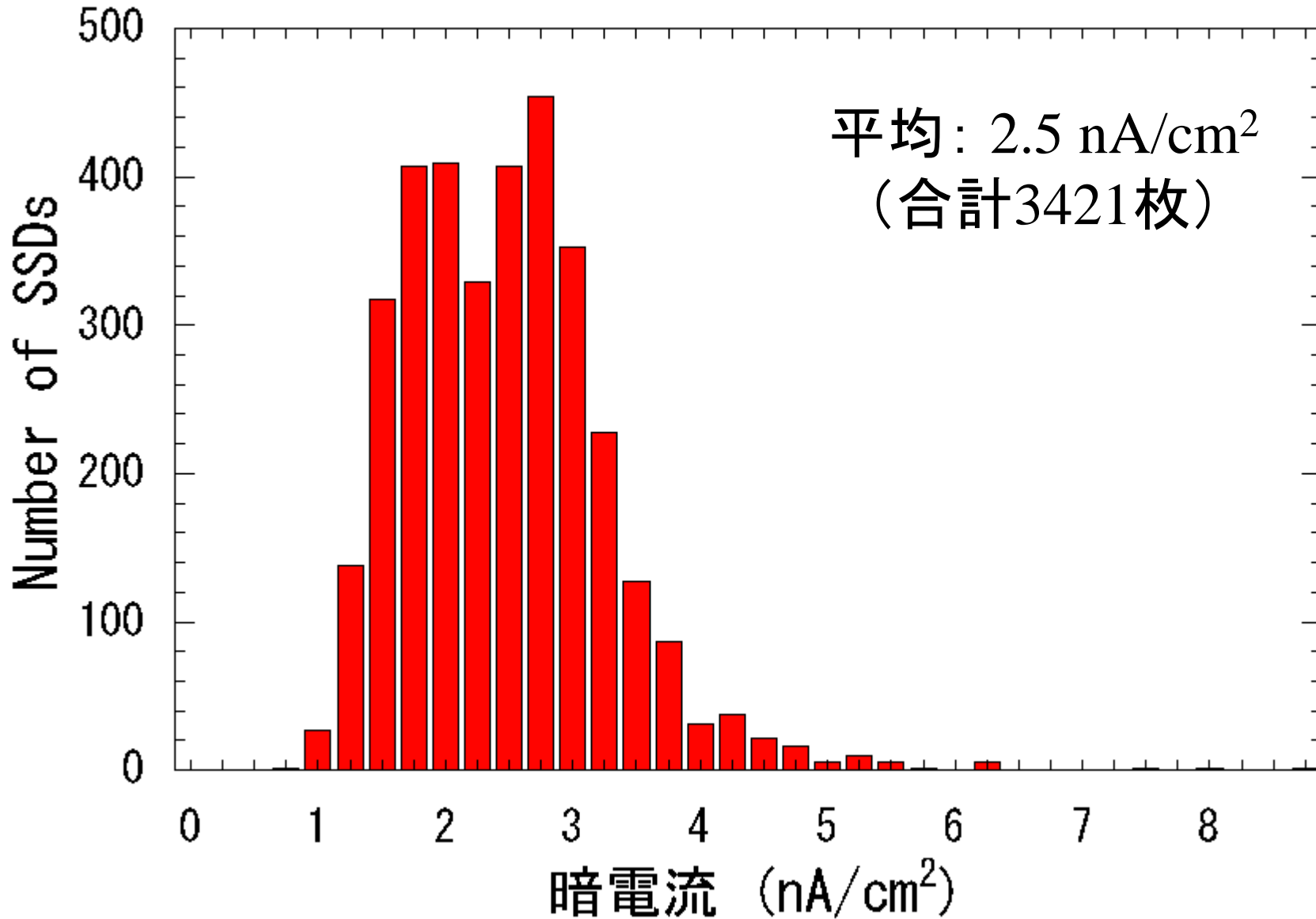


厚さ: 410 μm
Strip間隔: 228 μm
Strip数: 384本

全空乏化電圧



暗電流 (@150 V, 25°C)



dead strip

3421枚 × 384本 = 約130万 strip 中のdead stripの内訳

Shorted Capacitor	35
Poly-Si resistor の異常	17
Bad isolation	6
その他	33
合計	91

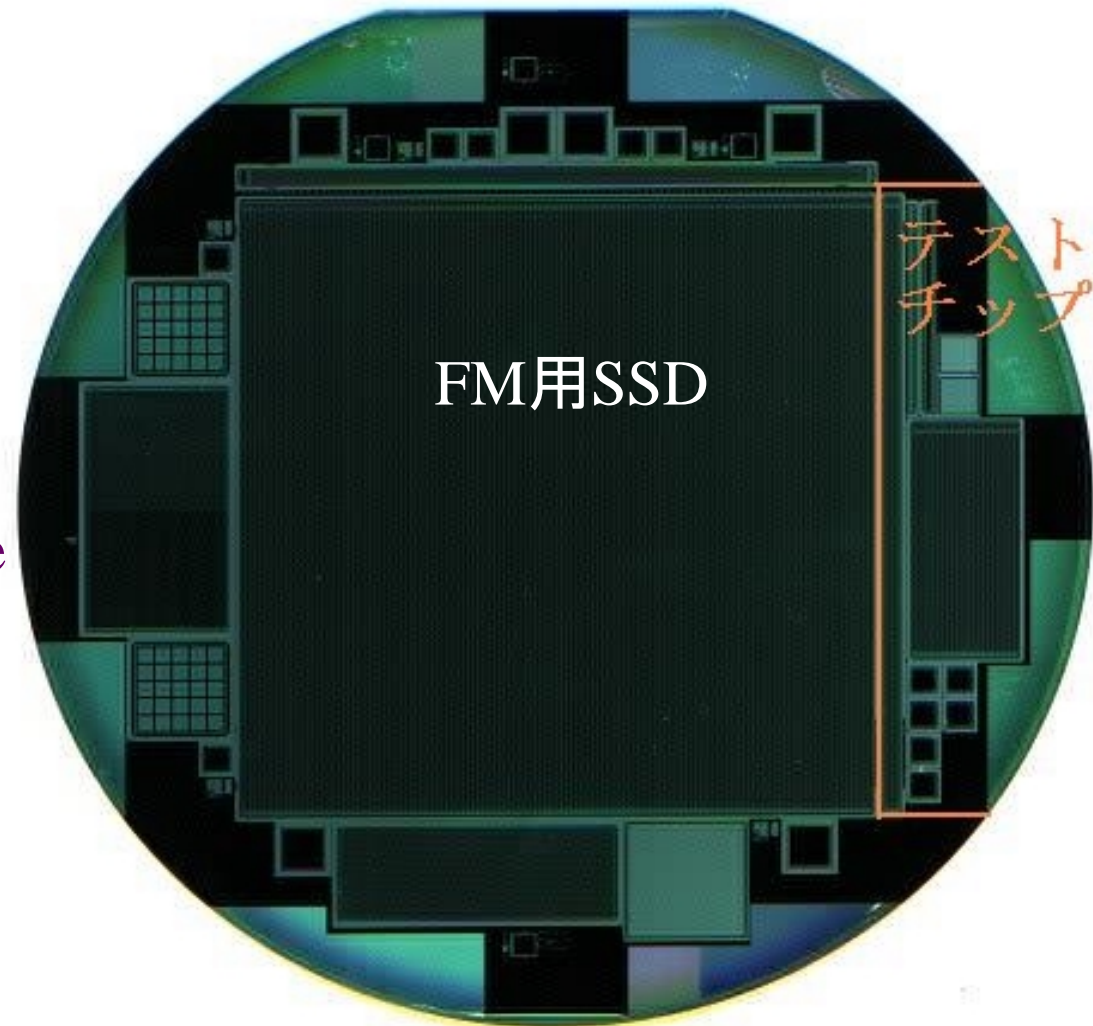
dead strip の割合は $91/1313664 = 0.007\%$

品質管理のための γ 線照射テスト

テストチップ (構造はFM用SSDと同じ、ストリップ数は8) を使用。
各生産ロット (40枚程度) に1枚の **サンプリング検査**

^{60}Co の γ 線を
10 krad を照射し、
以下の検査項目を
照射前後で測定

- (1) 暗電流
- (2) Inter strip capacitance
- (3) Strip isolation



照射結果 (50 ロット分終了)

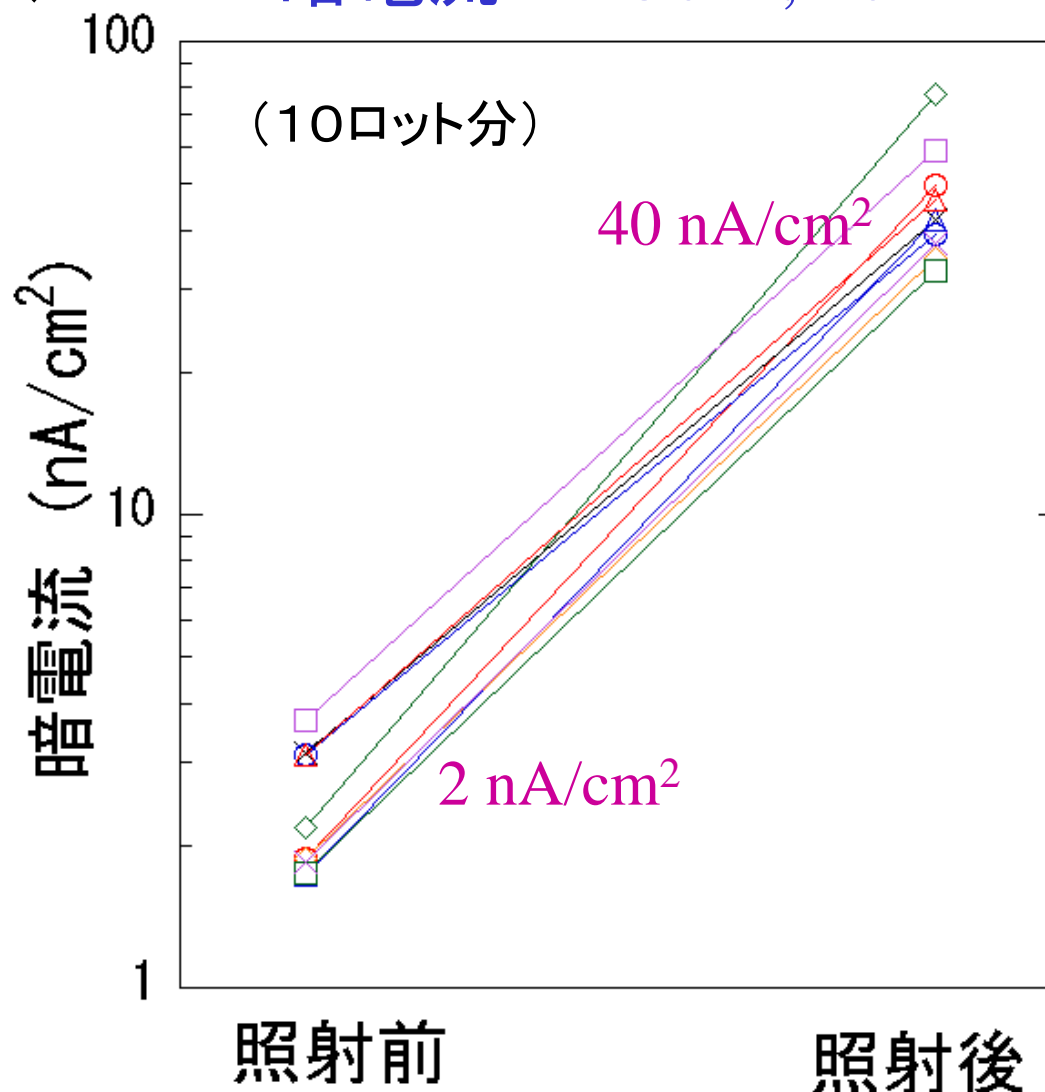
暗電流:
照射によって約20倍になるが、特に大きくなるものはなかった。

Interstrip capacitance :
照射によって大きく変化するものはなかった

Inter strip isolation:
照射によってisolationが悪くなるものはなかった

問題のあるSSDは
見つかっていない。

暗電流 @150 V, 20°C



放射線に強いSSDの開発

(表面損傷の軽減に関する研究)

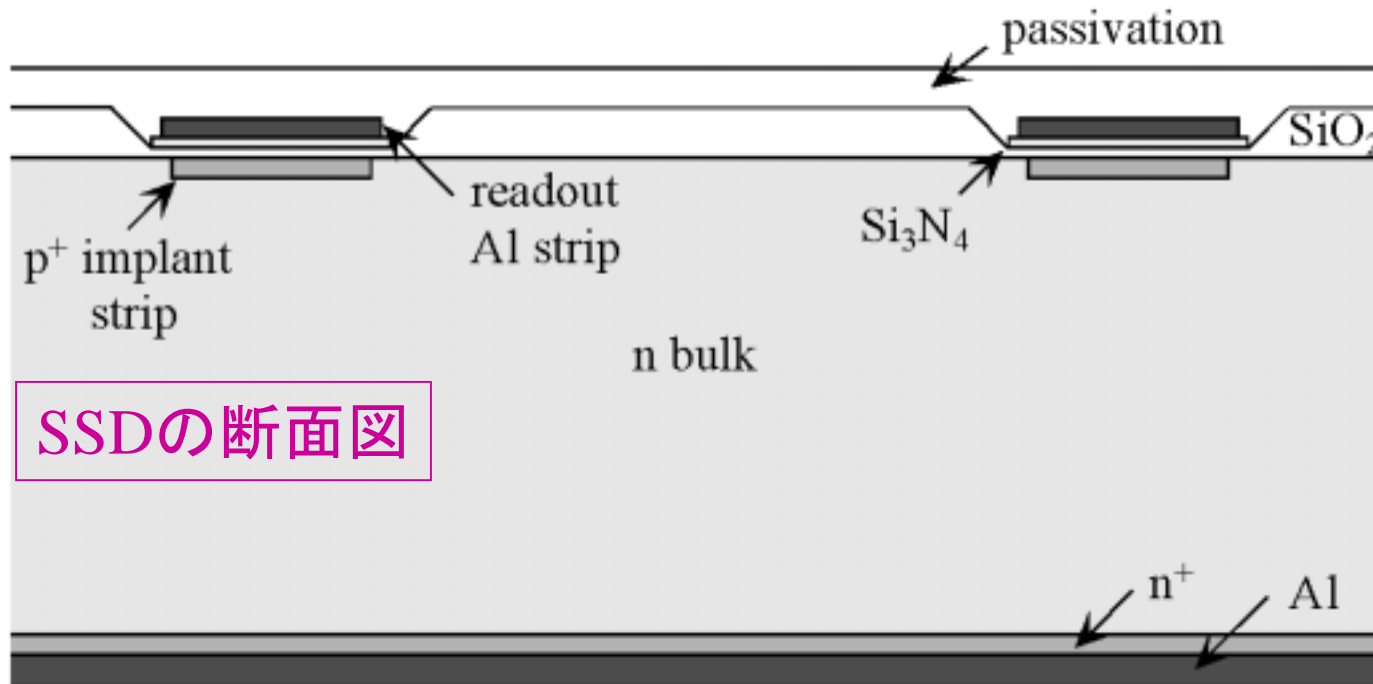
表面損傷のプロセス:

- (1) 放射線が照射されると SiO_2 層で電子ホール対が生成される。
- (2) ホールが SiO_2 層とSi基板の境界面に拡散によって達する。
- (3) 何らかの過程を経て境界面に“interface trap”ができる。

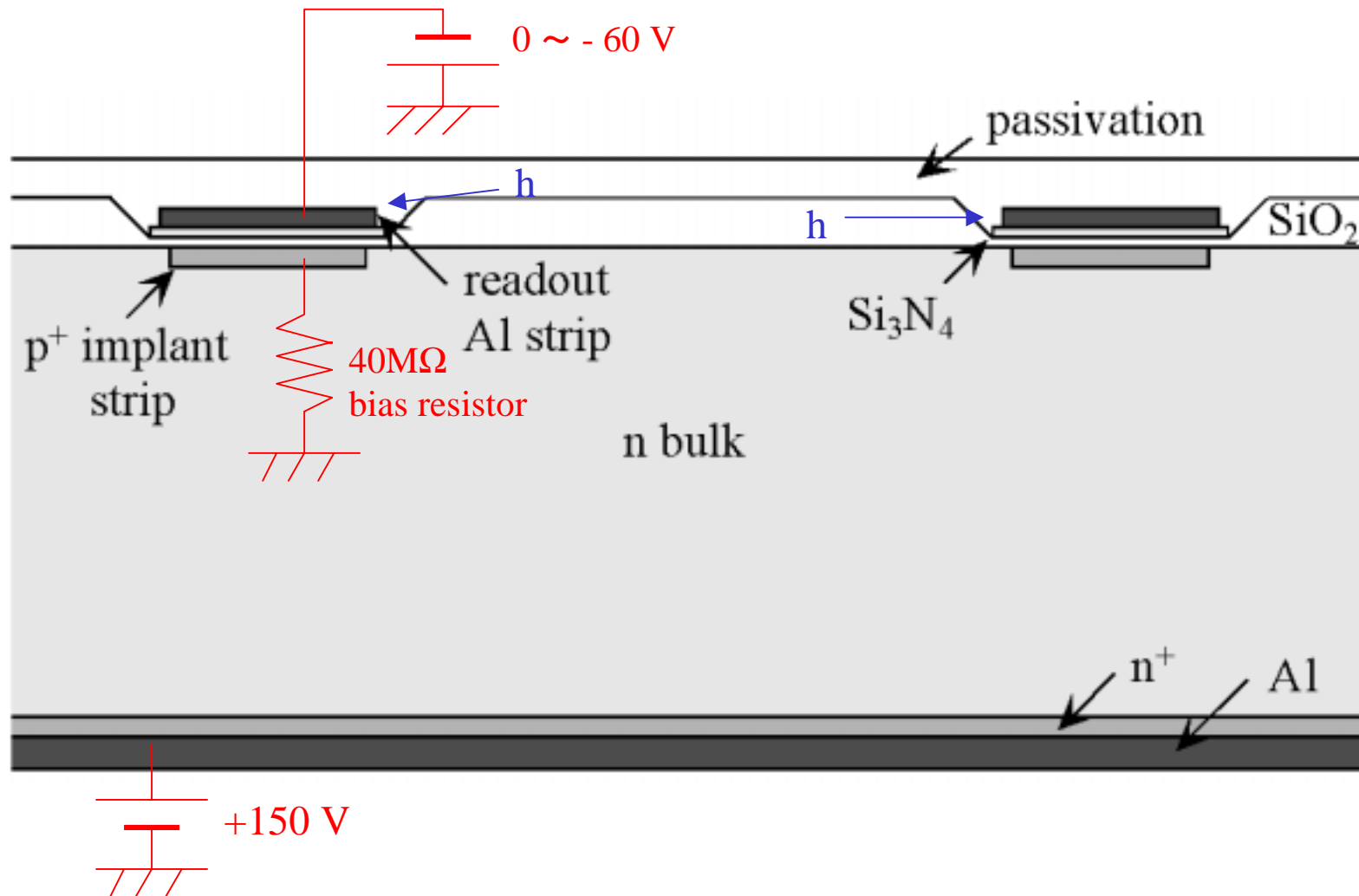
Interface trap : 禁制帯にエネルギー準位 → 暗電流増大の原因

例: 10 krad の γ 線を照射すると暗電流が 20倍に

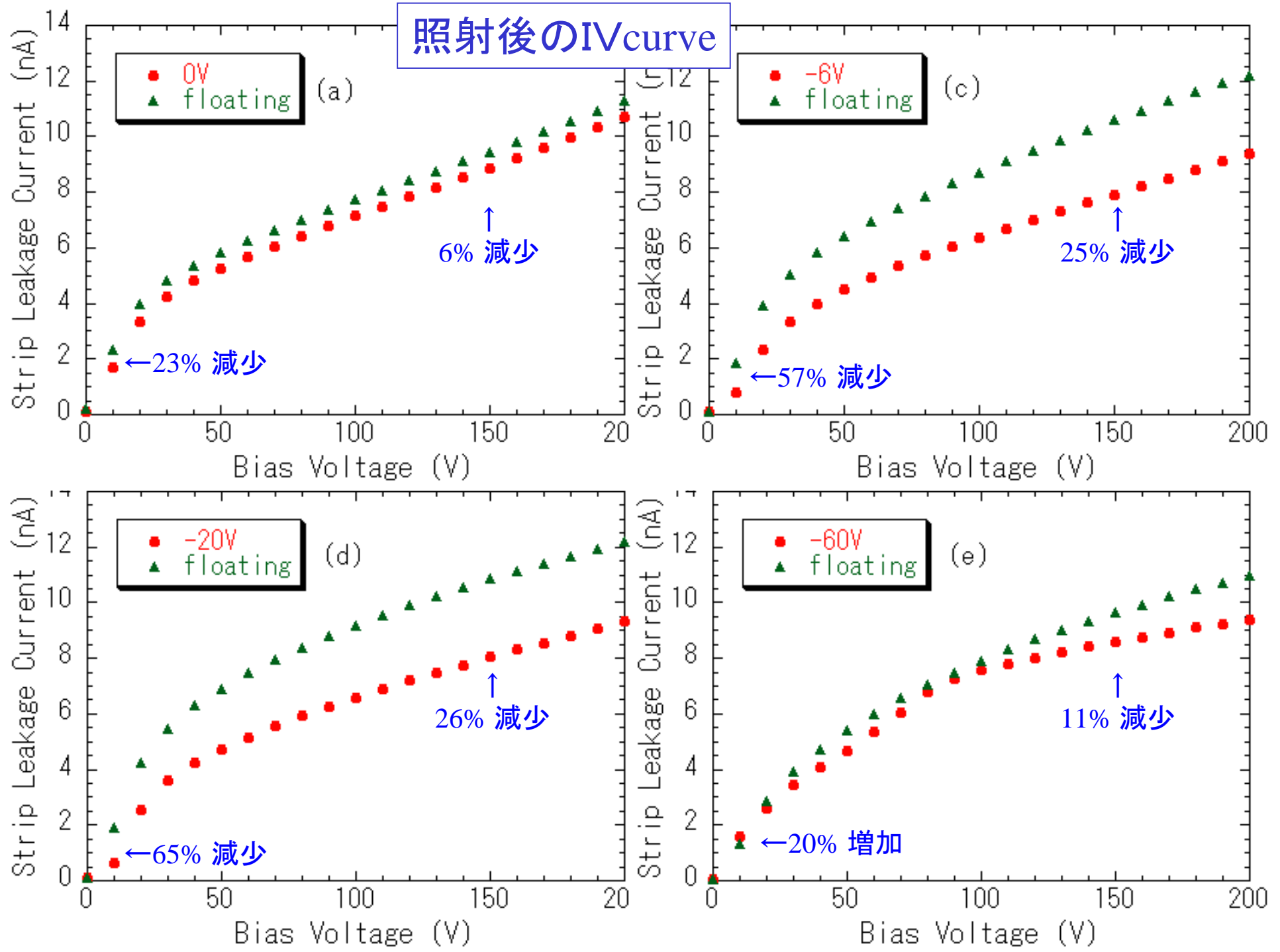
ホールが境界面に達するのを防げば、表面損傷を抑制できる。



方法 1 hole が境界面に達するのを防ぐために
readout strip を照射中 (γ 線)、負の電位にする。
(hole は正の電荷を持っているので、readout strip に吸収される)
Readout strip の電位を変えて照射テスト

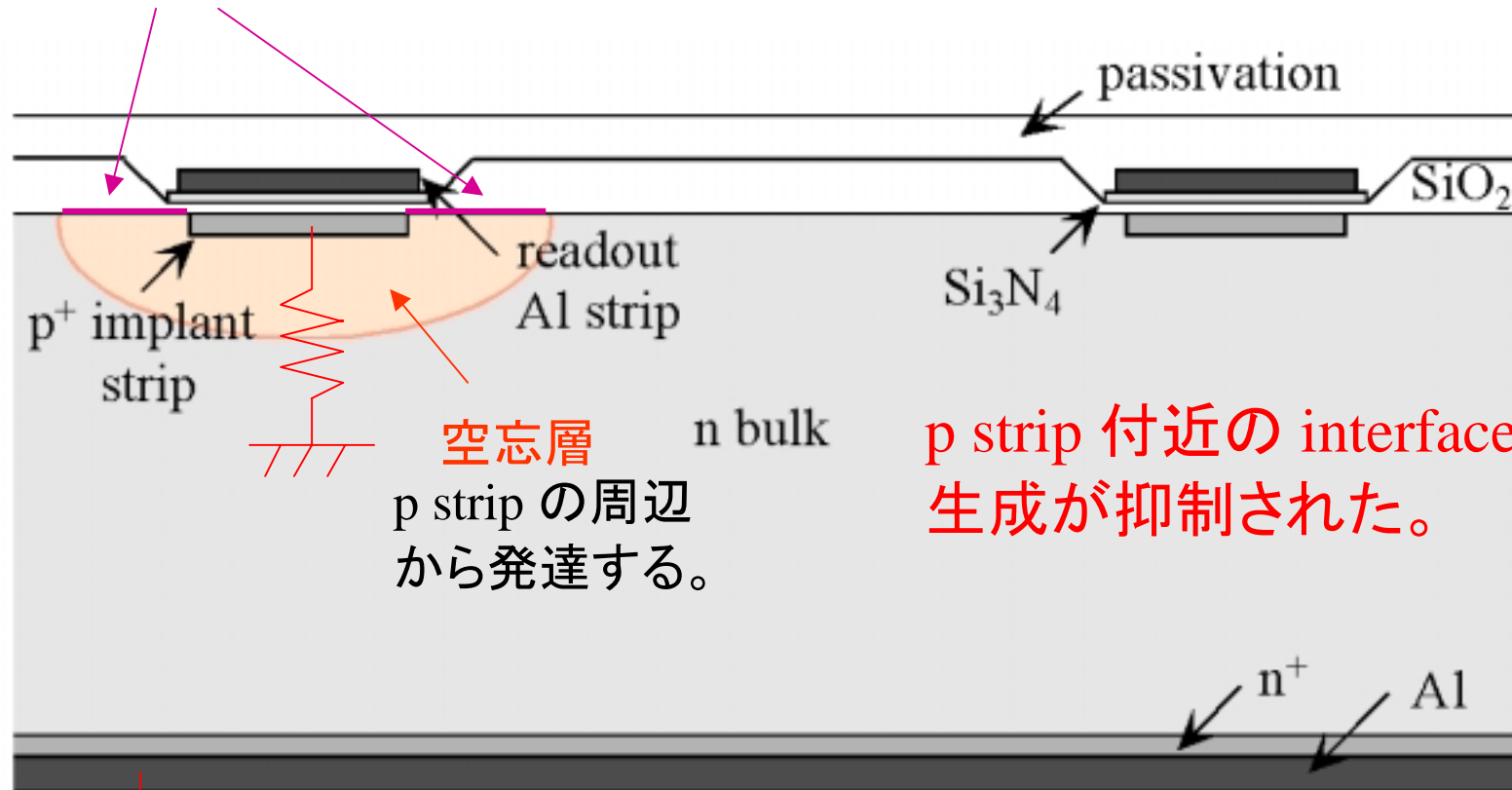


照射後のIVcurve



バイアス電圧が 10 V の時

暗電流は
この境界面
で発生する。



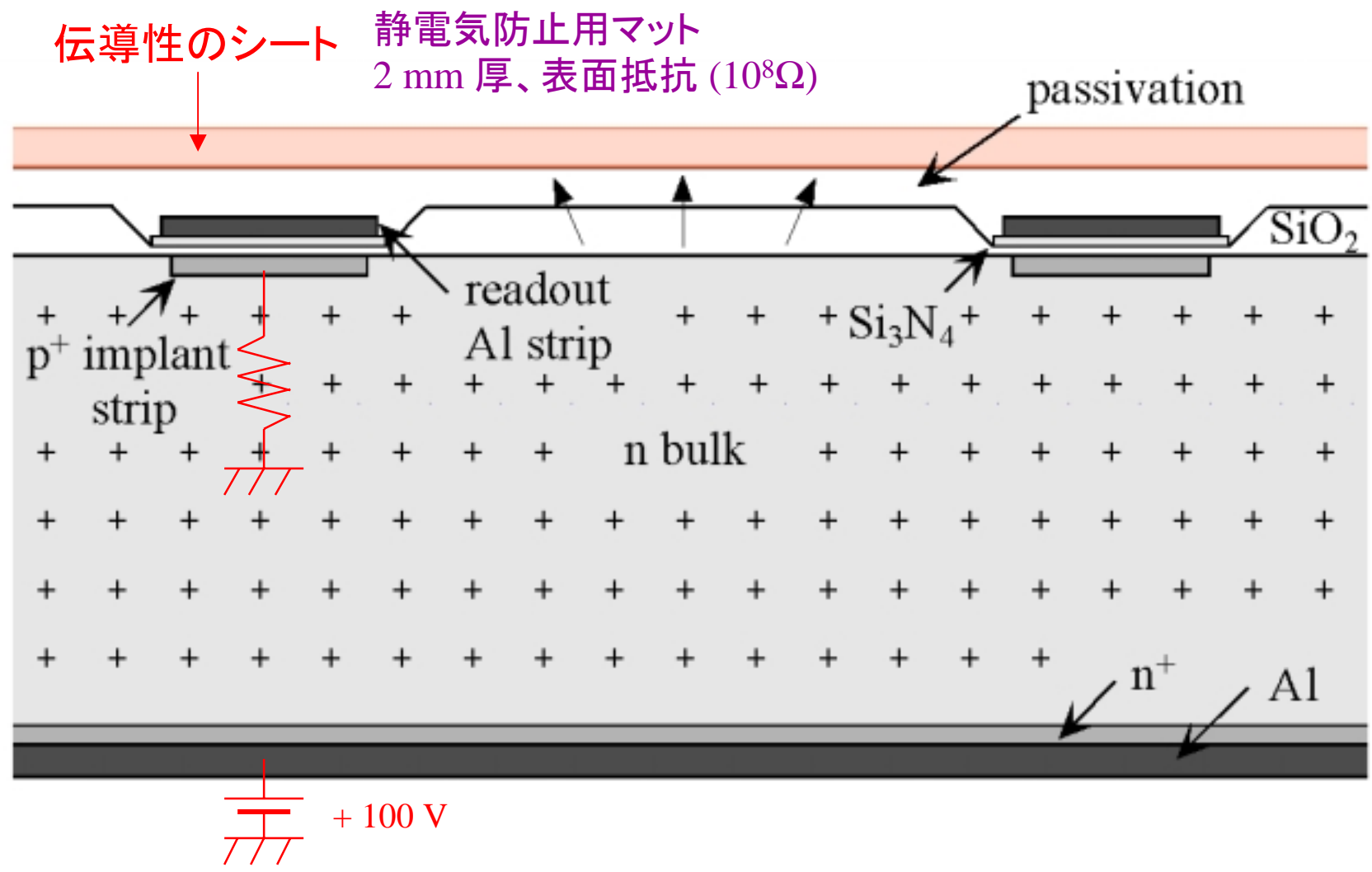
+10 V (全空乏化電圧は60 V)

方法2

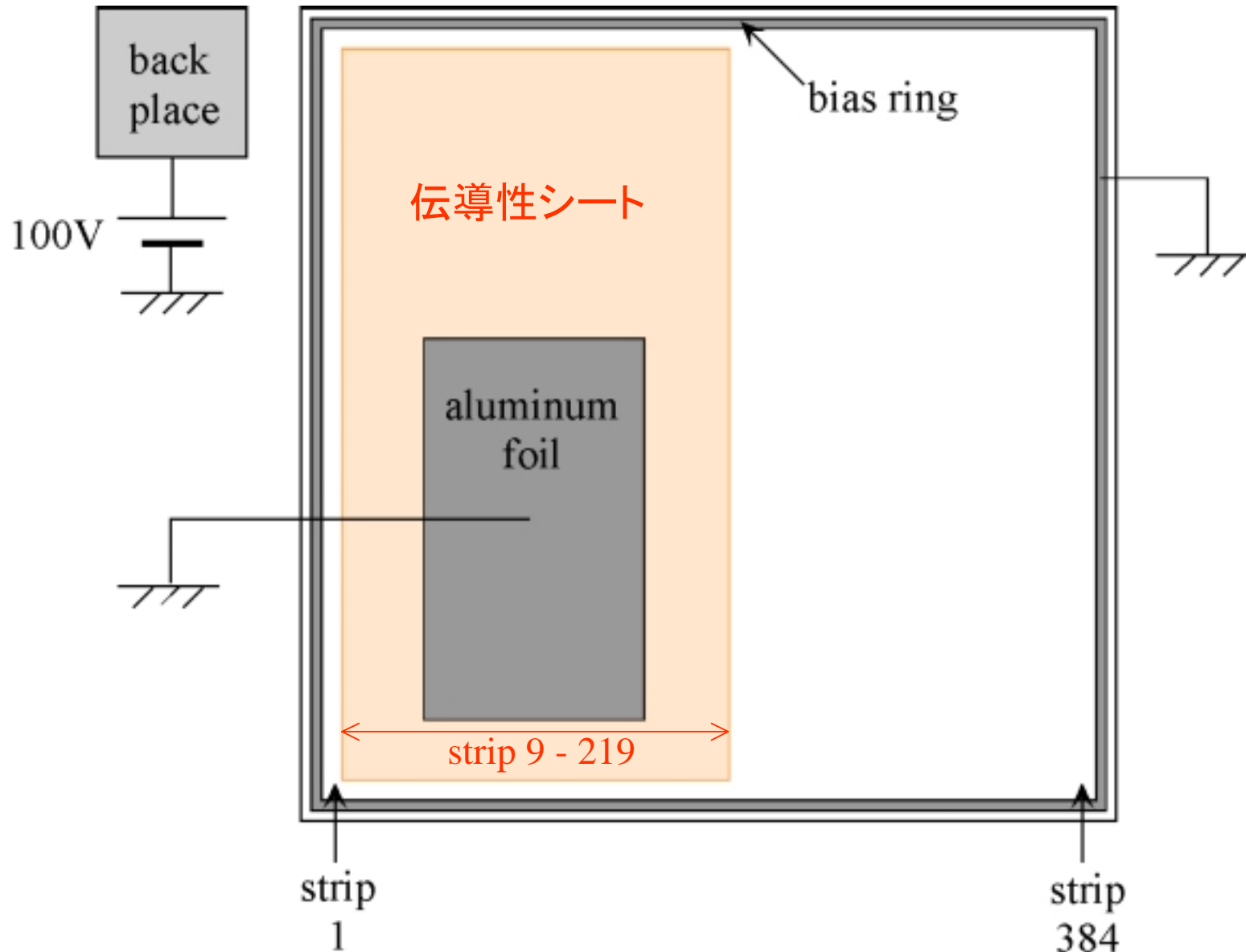
hole が境界面に達するのを防ぐために
SiO₂層の上に伝導性のシートを載せる

SiO₂層中の電場は概ね上向き

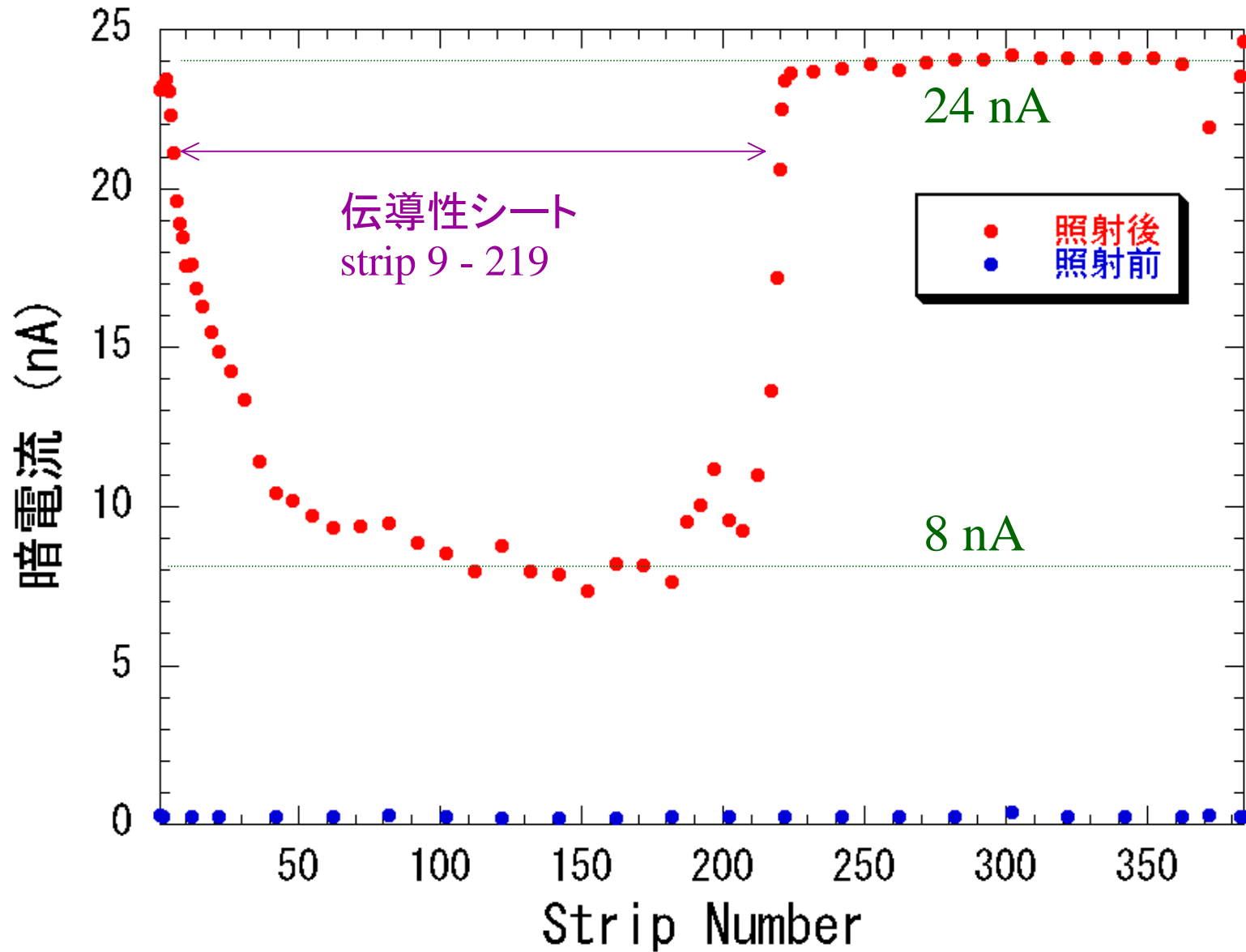
holeは上向きに移動し、伝導性のシートに吸収される



γ 線 (^{60}Co)照射時のセットアップ



照射前後のstrip毎の暗電流



まとめ

- (1) γ 線照射による暗電流の増大は方法1で26%、方法2で67%抑制された。
(@150 V)

方法1

- (2) Readout strip の電位(0, -2, -6, -20, -60 V)のうちでは-20Vが最もよかった。
(3) bias 10V の時は、bias 150V の場合に比べ暗電流の減少する割合が大きかった。
→ interface trap の生成は主にp⁺ strip周辺で抑制された。

以上の結果は、SiO₂層でできたholeが、Si-SiO₂境界面に達して何らかの過程を経てinterface trap ができるモデルと矛盾しない。

方法2

今回は伝導性のシートを用いたが、SiO₂層の上に薄いコーティングをした方がよい。
今後は、コーティングの可能性を追求(材質、厚み、抵抗等)。